

Datenblatt DB-V2 Modul

Das DB-V2-Modul ist nach dem DB-V2Pro-Modul das dritte FPGA-Modul für das RAPTOR2000 Rapid-Prototyping-System. Auf dem Modul können vier verschiedene Xilinx Virtex-II FPGAs eingesetzt werden. In Verbindung mit den flexibel verwendbaren Speicherschnittstellen bildet das DB-V2 eine Plattform für sehr komplexe prototypische Schaltungsentwürfe.

Xilinx Virtex-II FPGA

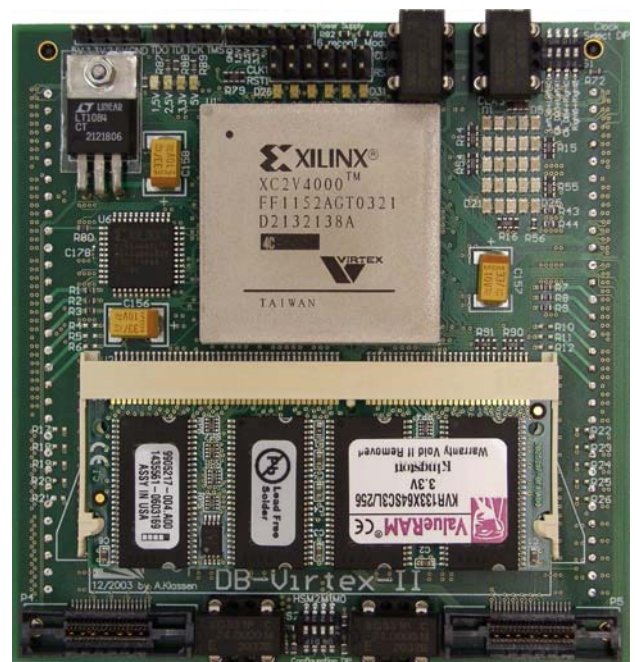
Auf dem DB-V2-Modul können Virtex-II 3000, 4000, 6000, 8000 eingesetzt werden. Die weiteren Ressourcen der FPGAs unterscheiden sich je nach Bestückungsoption:

Bestückungsoption	Logic-Slices	BlockRAM	18x18 Multiplizierer	Benutzer I/Os
XC2V3000	13.336	216 KB	96	720
XC2V4000	23.040	270 KB	120	824
XC2V6000	33.792	324 KB	144	824
XC2V8000	46.592	378 KB	168	824

Die FPGAs haben weiterhin 12 digitale Taktmanager (DCM).

Eigenschaften des DB-V2-Moduls:

- Xilinx Virtex 3000/4000/6000/8000 FPGA
- SODIMM SDRAM Steckplatz für bis zu 1GB SDRAM
- 8MB SRAM (Rückseite)
- 5x5 LED-Matrix
- 4 Quarzoszillator-Sockel
- 2 Mictor-38 Watch/Trace-Debug-Schnittstellen
- Stand-alone-Betrieb möglich durch zus. Spannungsversorgungsstecker
- JTAG- und SelectMap-Konfiguration des FPGAs
- Modul-ID und FPGA-Konfigurationsmodus über DIP-Schalter einstellbar



RAPTOR2000 DB-V2Pro-Modul

RAPTOR2000-Anbindung

Das DB-V2-Modul kann über jeweils 128 frei verfügbare I/Os mit dem rechten und dem linken Nachbarmodul verbunden werden. Weiterhin ist das Modul mit 75 Leitungen an den RAPTOR2000-Broadcast-Bus angeschlossen, über den alle Module mit einem freien Protokoll miteinander kommunizieren können oder wahlweise den RAPTOR2000-SRAM-Speicher ansprechen können.

Außerdem ist das DB-V2 vollständig mit dem Lokalbus verbunden, über den alle Module miteinander und an die PCI-Bus-Bridge gekoppelt sind. Das FPGA kann über die 8-Bit-parallele SelectMap-Schnittstelle vom RAPTOR2000-Hostsystem aus mit 50 MHz konfiguriert werden.

Selbstrekonfiguration

Mittels eines CPLDs kann die Konfiguration über die Selectmap Schnittstelle alternativ aus dem FPGA heraus durchgeführt werden. Dies ermöglicht sowohl eine partielle als auch eine vollständige Selbstrekonfiguration des FPGAs.

Partiell rekonfigurierbare Module

Jeweils 4 CLB-Spalten sind zu sechs logischen partiell rekonfigurierbaren Modulen zusammengefasst. Diese Module sind durch 9 Signalleitungen parallel mit einander verbunden. Weiterhin sind an die 6 Module jeweils eine LED, ein CLK-Eingang und ein RESET-Eingang angeschlossen.

Watch-/Trace-Debug-Schnittstellen

Programme, die auf IP-Cores wie den Microblaze ausgeführt werden, können entweder über die FPGA-JTAG-Schnittstelle debuggt werden, oder über die Watch/Trace-Debugschnittstellen. Diese sind als Mictor-38 Buchsen ausgeführt, können aber optional mit kleinen Adapterplatten an Stiftheisten herausgeführt werden. Die Signale der Debugschnittstelle sind normale I/O-Signale.

SDRAM-Speicher

Der SODIMM Sockel kann mit handelsüblichen SODIMM SDRAM Speichermodulen bestückt werden. Die Breite der Datenanbindung an das FPGA beträgt hierbei 64bit. Die Größe des integrierbaren Speichers ist allein vom Speicherhersteller abhängig

SRAM-Speicher

Auf der Rückseite der DB-VII Platine befinden sich zwei SRAM Speicherbausteine, mit einer Gesamtkapazität von 8MB, deren Datenanbindung an das FPGA eine Breite von 32bit hat.

LED-Anzeige

Die LEDs in der Matrix aus 25 LEDs (5x5-Anordnung) können einzeln vom FPGA angesteuert werden. Dadurch können flexibel vielfältige Informationen angezeigt werden. Die Matrix kann auch zur Anzeige alphanumerischer Zeichen genutzt werden.

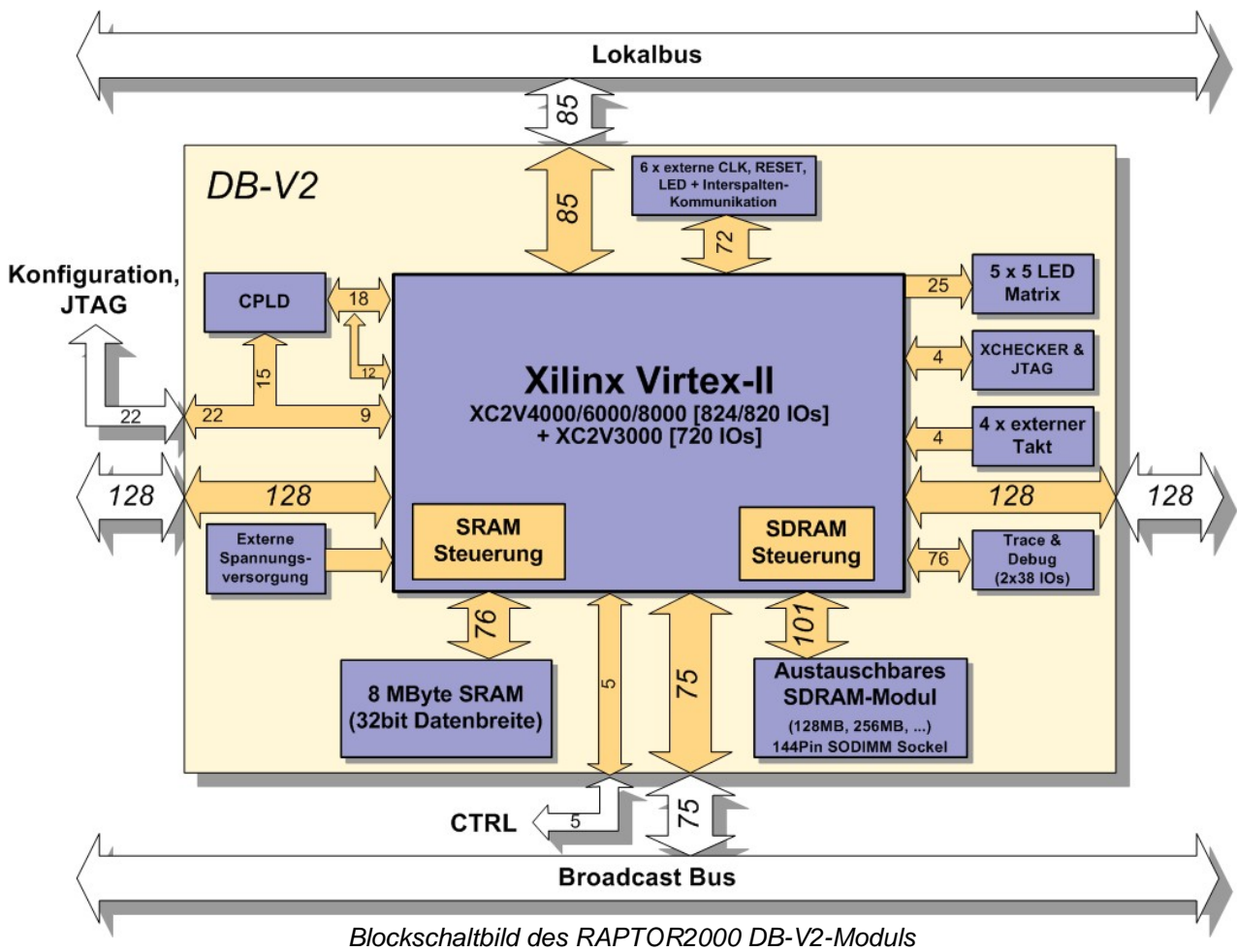
Zusätzlich zur LED-Matrix sind 4 weitere LEDs zur Anzeige der angelegten Versorgungsspannungen vorhanden.

Taktversorgung

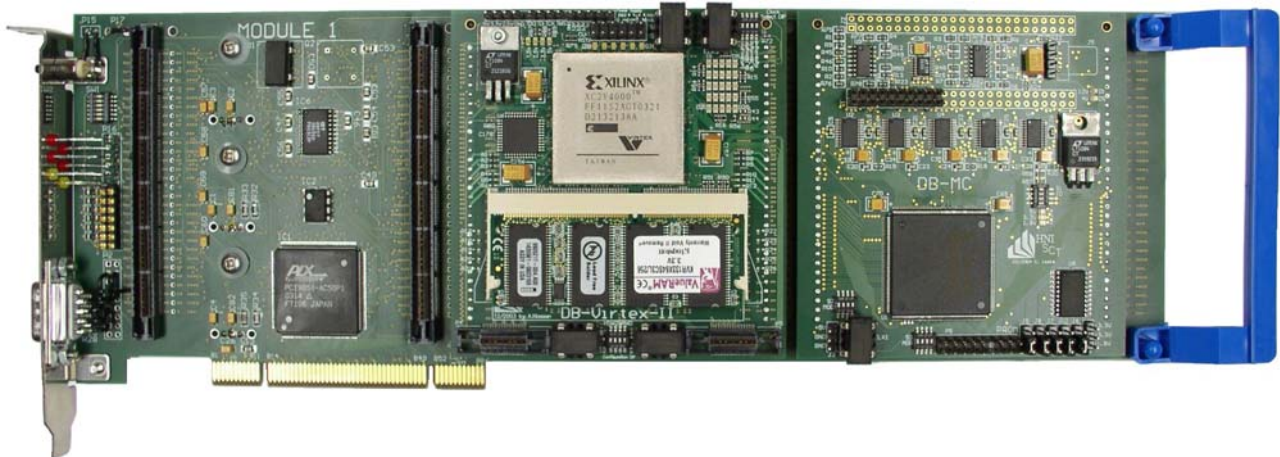
Das FPGA des DB-V2-Moduls kann selbst 4 Quarzoszillatoren aufnehmen, und es bekommt zwei weitere Takte vom RAPTOR2000-System. Von den Nachbarmodulen können weitere 6 Takte an die dedizierten Takteingänge gelegt werden. Dadurch und durch die 12 internen Taktmanager (DCM) können die internen Systeme (Prozessoren, Bussysteme, Speicher, Logik-Komponenten, etc.) mit ausreichend vielen Takten versorgt werden. Weiterhin kann man neben der Takt-Feedback-Schleife zum FPGA auch Feedback-Schleifen über die Nachbarmodule aufbauen.

Blockschaltbild

Das Blockschaltbild des DB-V2 -Moduls zeigt das zentrale FPGA mit den Schnittstellen zu den Nachbarmodulen und zum RAPTOR2000-System. Die Anbindung des Speichers und der weiteren Komponenten ist ebenfalls dargestellt. Das DB-V2 -Modul nutzt die verfügbaren Schnittstellen des RAPTOR2000-Systems vollständig aus.



RAPTOR2000 System



RAPTOR2000 Mainboard mit DB-VII-Modul (Mitte) und DB-MC-Modul (rechts)

Eigenschaften des RAPTOR2000 Mainboards:

- 32 Bit PCI Bus Karte
- PLX PCI9054 PCI - Local Bus Bridge
- 6 Modulsteckplätze (3 vorn, 3 hinten)
- je 128 Bit Direktverbindungen zwischen benachbarten Modulen (Ringstruktur)
- 32 Bit Local Bus (für alle Module)
- 75 Bit Broadcast/SRAM Bus (für alle Module)
- SRAM
- 2x Xilinx XC95288 CPLD (Configuration und Control)

Weitere Informationen

Webseite: <http://www.raptor2000.de>

Kontakt:

Dr.-Ing. Mario Pormann
Fachgebiet Schaltungstechnik
Heinz Nixdorf Institut / Universität Paderborn
Fürstenallee 11
33102 Paderborn
Tel.: 05251 60-6352
Fax: 05251 60-6351
Email: mario@hni.upb.de