

Datenblatt DB-Ethernet Modul

Das DB-Ethernet-Modul ist ein reines Ethernet-Kommunikationsmodul für das RAPTOR2000 Rapid Prototyping System. Mit diesem Modul wird die physikalische Ankopplung prototypischer Schaltungen an Ethernet-Netzwerke und somit eine Vernetzung mehrerer RAPTOR2000-Systeme möglich.

Das DB-Ethernet-Modul wird immer in Verbindung mit FPGA-Modulen eingesetzt, die wahlweise rechts oder links von dem Ethernet-Modul auf dem RAPTOR2000-System angeordnet werden und die das Ethernet-Schnittstellenmodul ansteuern. Es hat vier Ethernet-Ports (RJ-45) und stellt den benachbarten FPGA-Modulen vier synchronisierte MII-Schnittstellen (Media Independent Interface) zur Verfügung. Insgesamt kann ein RAPTOR2000-System mit bis zu 12 Ethernet-Ports ausgestattet werden, dabei werden drei DB-Ethernet-Module und zwei FPGA-Module abwechselnd aufgesteckt.

Komponenten

Der Kernbaustein des Moduls ist ein Vierfach-Ethernet-PHY-Baustein (LevelOne LXT 974 BHC), der die physikalische Übertragung übernimmt. Die Ethernet-Ports sind galvanisch vom PHY-Baustein und den RAPTOR2000-Komponenten getrennt.

Vier CPLDs auf dem Modul synchronisieren die asynchronen Sende- und Empfangstakte der vier Ports mit dem gemeinsamen Takt der synchronen MII-Schnittstellen zu den Nachbarmodulen. Diese werden dadurch von der Aufgabe befreit, insgesamt 8+1 asynchrone Takt-domänen zu integrieren.

Ethernet-Eigenschaften

- 4 MDI-X Ethernet Ports (RJ-45)
- 10/100 Mbit/s IEEE802.3 Ethernet (auch gemischter Betrieb möglich)
- Halb- und Vollduplex-Übertragung
- Autonegotiation
- MII Management Interface



RAPTOR2000 DB-Ethernet-Modul

Media Independent Interface (MII)

Jede der vier MII-Schnittstellen besteht aus folgenden Signalen: RX_DV, RXD[3:0], RX_ER, TX_EN, TXD[3:0] und TX_ER. Die Taktsignale der PHY-Seite (RX_CLK und TX_CLK) werden in der Normalkonfiguration der CPLDs nicht an die Nachbarmodule weitergegeben, die MII-Schnittstellensignale sind mit einem gemeinsamen Takt synchronisiert.

MII-Management-Schnittstelle

Über die zusätzliche MII-Management-Schnittstelle kann der PHY-Baustein von den Nachbarmodulen aus konfiguriert und überwacht werden. Über diese Schnittstelle sind alle Kontroll- und Statusregister des Bausteins zugänglich. Die Schnittstelle hat drei Signale MDC, MDIO und MDINT.

Statusanzeige

Das DB-Ethernet-Modul hat für jeden Ethernetport jeweils drei LEDs zur Statusanzeige:

- Ethernet-Verbindung (Link) ist aufgebaut
- Empfang von Ethernet-Paketen (RX)
- Senden von Ethernet-Paketen (TX)

Vier weitere LEDs auf dem Modul können vom Nachbarmodul zur Anzeige beliebiger Informationen (mit oder ohne Zuordnung zu den Ports) genutzt werden. Zwei LEDs dienen zur Überprüfung der Versorgungsspannungen (3,3V und 5V) des Moduls.

Konfiguration

Mit 15 DIP-Schaltern auf der Vorderseite des Moduls kann der PHY-Baustein konfiguriert werden. Auf der Rückseite kann die RAPTOR2000-Modul-ID über 4 weitere DIP-Schalter eingestellt werden.

Taktversorgung

Der Ethernet-PHY-Baustein wird von einem 25 MHz Quarzoszillator auf dem Modul versorgt. Der Takt der synchronen MII-Schnittstellen kann wahlweise von den Nachbarmodulen zu den CPLDs geleitet werden, oder von der RAPTOR2000 Hauptplatine kommen (beide Takte sind an den CPLDs verfügbar).

CPLDs

Die vier Xilinx XC95144XL-CPLDs werden im Normalfall zur Synchronisierung eingesetzt. Sie können aber auch so programmiert werden, dass die MII-Signale inklusive der beiden Taktsignale RX_CLK und TX_CLK transparent zu den Nachbarmodulen durchgeleitet werden, so dass die Synchronisierung im FPGA-Modul durchgeführt werden kann. Drei Verbindungen pro CPLD zu den Nachbarmodulen können wahlweise für den synchronen MII-Takt, die Durchleitung der zwei asynchronen MII-Takte oder für eigene Zwecke genutzt werden.

Die CPLDs werden über die JTAG-Schnittstelle konfiguriert. Dabei kann das Modul entweder im RAPTOR2000-System eingebaut sein, dann werden die CPLDs in die JTAG-Kette des Systems eingebündelt, oder das Modul wird eigenständig über eine Stiftleiste mit Spannung versorgt und über die separate JTAG-Stiftleiste konfiguriert.

Verbindung zu Nachbarmodulen

Das DB-Ethernet-Modul ist mit insgesamt 76 Signalen für die vier MII-Schnittstellen, die MII-Management-Schnittstelle, die vier Nutzer-LEDs und einige weitere Signale symmetrisch mit dem rechten und linken Nachbarmodul verbunden. Dadurch kann das Modul wahlweise rechts oder links von einem FPGA-Modul eingesetzt werden, aber auch an beidseitig. Es ist allerdings nicht möglich, zwei Ethernet-Module nebeneinander einzusetzen, weil einige Signale von beiden getrieben werden könnten.

Darüber hinaus sind 38 Signale von links nach rechts durchverbunden, um von einem FPGA-Modul aus über das Ethernet-Modul mit dem übernächsten Nachbarn kommunizieren zu können.

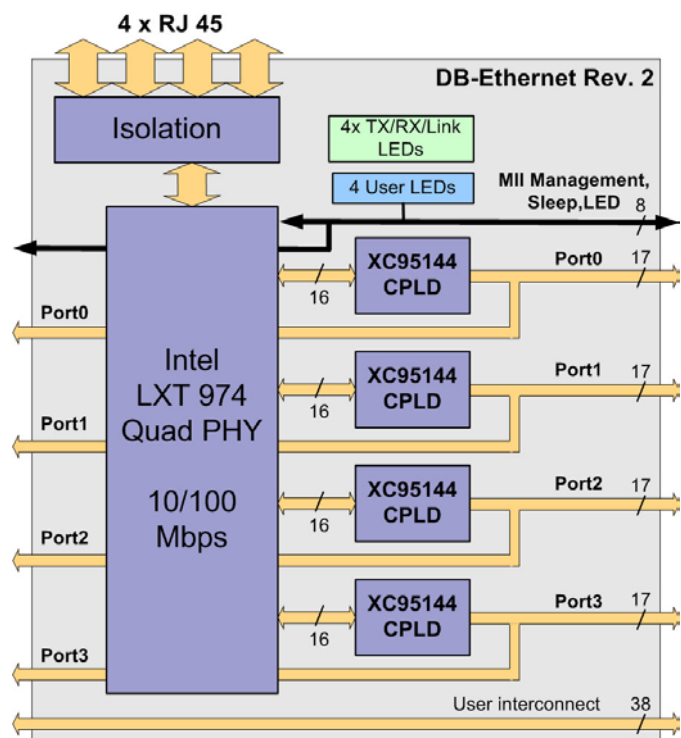
Blockschaltbild

Das Blockschaltbild des DB-Ethernet-Moduls zeigt die wesentlichen Bausteine des Moduls und ihre Verschaltung. Das Modul hat symmetrische, durchverbundene Anschlüsse zum rechten und linken Nachbarmodul, kann also wahlweise rechts, links oder beidseitig von FPGA-Modulen eingesetzt werden.

Spannungsversorgung

Das DB-Ethernet-Modul benötigt 5V Betriebsspannung für den PHY-Baustein mit 0,53A Stromaufnahme im Betrieb und 0,02A Stromaufnahme im Power-Down-Modus. Die CPLDs benötigen 3,3V Versorgungsspannung und haben eine Stromaufnahme von 0,3A.

Der PHY-Baustein wird von den Nachbarmodulen aus dem Power-Down-Modus erweckt, damit bei unkonfigurierten FPGAs die Stromaufnahme reduziert werden kann.

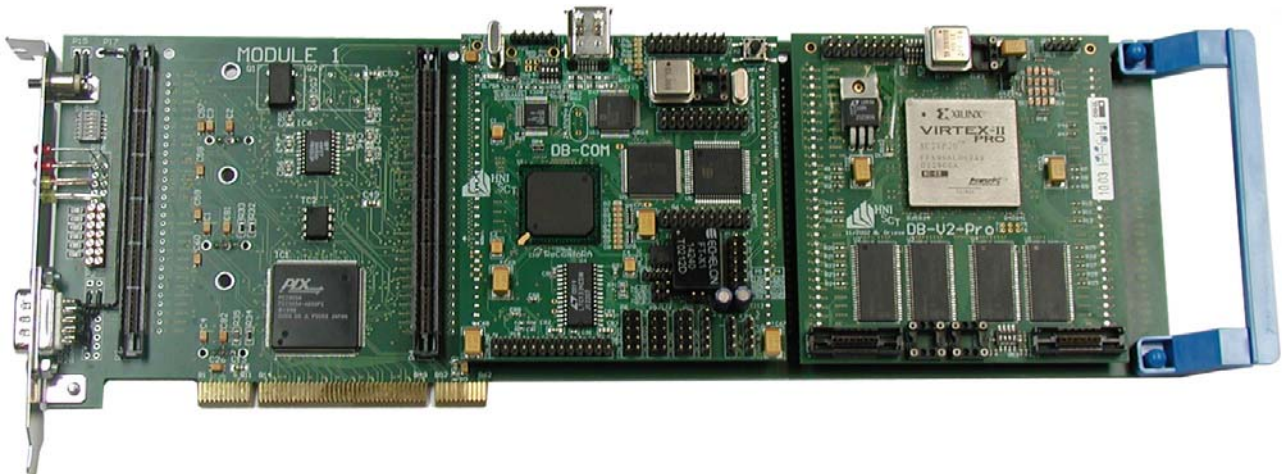


Blockschaltbild des RAPTOR2000 DB-Ethernet-Moduls

2. Revision

Das DB-Ethernet-Modul liegt in der 2. Revision vor, die sich im wesentlichen durch die symmetrische Verbindung zu den Nachbarmodulen, zusätzliche Signale und LEDs sowie Detail-Verbesserungen von der ersten Revision unterscheidet.

RAPTOR2000 System



RAPTOR2000 Mainboard mit DB-Com-Modul (mitte) und DB-V2Pro-Modul (rechts)

Eigenschaften des RAPTOR2000 Mainboards:

- 32 Bit PCI Bus Karte
- PLX PCI9054 PCI - Local Bus Bridge
- 6 Modulsteckplätze (3 vorn, 3 hinten)
- je 128 Bit Direktverbindungen zwischen benachbarten Modulen (Ringstruktur)
- 32 Bit Local Bus (für alle Module)
- 75 Bit Broadcast/SRAM Bus (für alle Module)
- SRAM
- 2x Xilinx XC95288 CPLD (Configuration und Control)

Weitere Informationen

Webseite: <http://www.raptor2000.de>

Kontakt:

Dr.-Ing. Mario Pormann
Fachgebiet Schaltungstechnik
Heinz Nixdorf Institut / Universität Paderborn
Fürstenallee 11
33102 Paderborn
Tel.: 05251 60-6352
Fax: 05251 60-6351
Email: mario@hni.upb.de